

TESTIRANJE FUNKCIONALNIH I ELEKTRIČNIH KARAKTERISTIKA DIGITALNIH KOLA NA BAZI PC RAČUNARA

Dejan Marković, Milunka Damjanović* Fabrika duvana DIN - Niš, *Elektronski fakultet u Nišu

Sadržaj - U ovom radu opisan je jedan sistem za funkcionalno testiranje digitalnih kola pri proizvoljnim vrednostima električnih parametara. Realizovan na bazi PC računara i razvijenog programabilnog test-interfejs modula, prvenstveno je namenjen za testiranje integrisanih kola svih serija 74_XXX. Jednostavnim programiranjem test-interfejs modula i definisanjem test sekvence, sistem se može primeniti za testiranje bilo kog digitalnog kola sa pozitivnim naponskim potencijalima logičkih nivoa.

1. UVOD

Testiranje digitalnih kola za vreme i na kraju proizvodnje je neophodnost koju mora ostvariti svaki proizvođač. S obzirom na masovnu proizvodnju, testiranje poluprovodničkih integrisanih kola zahteva od testera i veoma veliku produktivnost [1], što u kombinaciji sa drugim performansama ovakvih testera veoma povećava cenu uređaja (ona može biti i par miliona dolara). I danas dosta korišćen sve neophodniji pristup "projektovanje za testabilnost" i tehnika "ivičnog skeniranja" ne umanjuje značaj sistema za testiranje [2]. One samo obezbeđuju sigurno i lako generisanje i izvođenje test procedure. Pored toga sve šire prihvatanje projektovanja kola prema potrebi konkretne aplikacije, od sistema za testiranje zahteva da je lako i brzo programirljivo i da je isplativ i kada se koristi u razvojno-projektantskim organizacijama [3,4]. Slični zahtevi se postavljaju i pri razmatranju potrebe održavanja i decentralizovane reparacije digitalnih sistema i njihovih podsklopova. S druge strane, u tim testiranjima imperativ je dijagnostifikovanje funkcionalne ispravnosti, zbog čega je moguće zahteve za testiranjem svesti na testiranje funkcionalnih i električnih karakteristika digitalnih kola.

PC računar svojim sve višim performansama i sve većim brojem softverskih aplikacija široko je prihvaćen kao neizbežan pribor na radnom mestu inženjera različitih profila. Sve većem broju različitih aplikacija zasnovanih na PC-u doprinose i dostupni brojni alati za sam razvoj aplikacija. Tako se PC računar jednom koristi za projektovanje softvera, u drugoj prilici za projektovanje hardvera, ili za podržavanje rukovodjenja projektom i tako dalje. Sa modulima za akviziciju podataka (A/D, D/A, ON/OFF-IN/OUT...) danas se PC sve više koristi i kao instrument i kao osnova za realizaciju automatskog memog mesta. I složeni sistemi za dijagnostiku - testiranje različitih elektronskih sistema (podsystema, modula i kola) koriste osvojenju od strane brojnih inženjera platformu rada sa PC-jem.

Zbog svega izloženog razvijeno je i ovde u radu predstavljeno jedno lako ostvarljivo rešenje univerzalnog sistema za funkcionalno testiranje digitalnih integrisanih kola i modula pri proizvoljnim vrednostima električnih parametara. Ovaj sistem koji će se nadalje u radu jednostavno

nazivati "tester" je univerzalan sa stanovišta mogućnosti njegove primene u različitim slučajevima (različitim strukturama i tehnologijama izrade digitalnih kola) bez potrebe za izmenama u hardveru i softveru. Prilagođenje hardvera sistema za testiranje potrebama konkretnog testa se postiže ugrađenom mogućnošću njegovog rekonfigurisanja - programskog postavljanja i podešavanja.

Sa dostupnim bibliotekama funkcionalnih opisa digitalnih kola svih serija (S, LS, ... ,BCT) 74_XXX, tester je prvenstveno primenljiv za njihovo testiranje. Ali, ugrađenim softverskim funkcijama tester se može lako programirati, pa i primeniti za testiranje i drugih digitalnih kola i PCB modula - elektronskih štampanih ploča.

Nadalje su opisani opšti zahtevi koje tester treba da ispuni, zatim je opisan način rada samog testera, kao i njegova svojstva. Na kraju je razmatrana moguća dogradnja testera i njegov dalji razvoj.

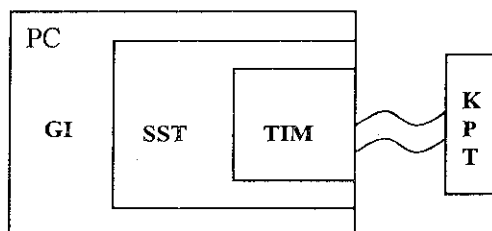
2. OSNOVNE SPECIFIKACIJE TESTERA

Razviti tester koji će po ceni biti široko dostupan, a po funkcionisanju pogodan za laboratorijsko funkcionalno testiranje malih serija digitalnih integrisanih kola i modula, ili testiranje pri održavanju, je osnovni zahtev od koga se pošlo.

Kako je PC računar sastavni deo svake laboratorije, a njegove mogućnosti su odgovarajuće za rad sa bibliotekama podataka i pisanje programa u višim programskim jezicima, realizacija testera je zasnovana na PC računaru.

Da bi se omogućilo:

- priključivanje na tester kola koje treba testirati,
 - postavljanje električnih parametara za odvijanje testa, i
 - odvijanje test procedure;
- neophodno je realizovati odgovarajući test-interfejs modul. Struktura sistema za testiranje je prikazana na slici 1.



Slika 1. Globalna struktura testera

Generalno, ceo sistem se može podeliti na tri celine:

1. PC računarski podsistem na kome se izvršava softverski sistem testera (SST) i grafički podržana interakcija (GI) sa korisnikom.

2. Test interfejs modul (TIM) kartica za generisanje signala, adekvatna merenja i spregu sa DUT-om
3. Test priključak preko koga se ostvaruje električni kontakt sa kolom koje se testira

74_XXX	TTL stand	S	LS	F	AS	ALS	C	HC	AHC	HCT	AC	ACT	LV	LVC	ALVC	LVT	ALB	BCT
V _{cc} (V) max	4,75	4,75	4,75	4,5	4,5	4,5	3	2	2	4,5	3	4,5	2,7	2,7	2,3	2,7	3	4,5
V _{cc} (V) min	5,25	5,25	5,25	5,5	5,5	5,5	20	6	6	6	6	6	3,6	3,6	3,6	3,6	3,6	5,5
V _{cc} min (V)	2,4	2,7	2,7	2,7	2,7	2,7	4,5	4,9	4,5	4,9	4,9	4,9	3,1	3,1	3,1	2,4	V _i -0,2	3,3
V _{cc} max (V)	0,4	0,5	0,5	0,5	0,5	0,5	0,5	0,1	0,1	0,1	0,1	0,1	0,2	0,2	0,2	0,4	V _i +0,2	0,42
V _{cc} min (V)	2	2	2	2	2	2	3,5	3,15	3,15	2	3,15	2	2	2	2	2		2
V _{cc} max (V)	0,8	0,8	0,8	0,8	0,8	0,8	1,5	1,35	1,35	0,8	1,35	0,8	0,8	0,8	0,8	0,8		0,8
I _{cc} min (mA)	-0,4	-1	-0,4	-1,0	-2	-0,4	-1,75	-4	-8	-4	-24	-24	-8	-24	-24	-32	-25	-15
I _{cc} min (mA)	16	20	8,0	20	20	4	1,74	4	8	4	24	24	8	24	24	64	25	64
I _{cc} max (mA)	40	50	20	20	200	20								5μ				20
I _{cc} max (mA)	-1,6	-2	-0,4	-0,6	-2	-0,2								-5μ				-1
F.O.	10	10	20	36	10	20												>100

Tabela 1- Vrednosti osnovnih električnih parametara digitalnih kola serija 74_XXX

Test - interfejs modul (TIM) (realizovan kao elektronska štampana ploča - kartica) za povezivanje sa kolom pod testom (KPT-om) se postavlja u PCI slot PC-a. Napajanje kompletnog hardvera TIM-a, a preko njega i KPT-a, je sa slot-a iz PC računara (nema dodatnih izvora napajanja). Softverski sistem testera (SST) je sa korisnikom povezan "windows" grafičkom interakcijom (GI) za upravljanje radom testera i za ažuriranje biblioteka digitalnih kola.

U bibliotekama bi postojali funkcionalni opisi pinova i celog kola, kao i oblici pobudnih test sekvenci i korektnih odziva na njih. Za digitalna kola 74_XXX koja su SSI i MSI složenosti, generisanje test sekvence je relativno jednostavno i može se čak napisati i bez korišćenje algoritama za automatizaciju. Vreme potrebno za test nije od značaja tako da i ako generisana sekvenca nije minimalna, to neće predstavljati problem. Korišćenje softvera za automatizaciju generisanja test sekvenci je neophodno kod složenijih kola i modula.

STS sa GI treba da omogući i manuelno zadavanje test sekvenci sa odzivima ili njihovo snimanje korišćenjem ispravnog uzorka kola. Grafička interakcija za zadavanje testa i prikazivanje rezultata testa moraju da budu jednostavni i pristupačni svim profilima korisnika.

U osnovnoj varijanti tester se koristi za testiranje integrisanih kola sa do 24 pina u kućicama tipa DIP300. Test podnožje u koje se postavlja integrisano kolo za testiranje (KPT) se nalazi eksterno od FC-a i povezano je kablom sa TIM-om. Nezavisno od broja pinova, sva integrisana kola se postavljaju u jedno isto test podnožje sa definisanim referencama za pozicioniranje. Povezivanje kola za testiranje sa TIM-om se može ostvarivati i preko drugih priključaka - test podnožja ili konektora drugih tipova ili pojedinačnih test priključaka za povezivanje na testne tačke elektronske štampane ploče.

Da bi se pojednostavilo, a time i ubrzalo povezivanje kola koje treba testirati svaki priključni pin se može softverski definisati kao ulazni, izlazni, ulazno/izlazni ili pin za priključivanje napona napajanja. Znači na pin se može pod softverskom kontrolom priključivati jedan kraj izvora napajanja kola, ili stanje "jake" logičke nule ili jedinice, ili "slabe" logičke nule ili jedinice, ili opterećenje prema pozitivnom kraju izvora napajanja ili prema masi. Nezavisno od stanja pina (može biti i u stanju visoke impedanse), preko TIM-a se merenjem potencijala na pinu može sagledavati

njegovo stanje.

Radi pouzdanog funkcionalnog testiranja digitalnih kola različitih tehnologija izrade, tester mora da obezbedi različite uslove odvijanja testa. Naime testiranje treba da se odvija sa nominalnim, ali i sa ekstremnim vrednostima električnih parametara kola kako bi mogao da se izvede test pri "najgorem slučaju". Vrednosti osnovnih električnih parametara digitalnih integrisanih kola 74_XXX različitih serija date su u Tabci 1. Vrednosti električnih parametara nameću zahtev da se vrednost napona napajanja kola može programski definisati, kao i vrednosti naponskih nivoa logičke nule i logičke jedinice.

Merenjem - određivanjem potencijala svakog pina treba sagledavati logičko stanje na pinu, ali i procenjivati vrednost eventualne struje kroz pin.

Pouzdanost rada testera treba povećati ugradnjom u SST procedura samotestiranja TIM-a. Uz to njima treba ostvariti još jedan cilj - zaštititi TIM od otkaza zbog konfliktnih situacija koje mogu biti prouzrokovane otkazom u kolu koje se testira, ili pogrešnim priključivanjem na tester kola koje treba testirati.

Merenja vremenskih karakteristika kola, kao što su kašnjenja, i trajanja ivica signala, kao i nekih drugih parametara digitalnih kola, nisu obuhvaćena razmatranjima koja se odnose na tester opisan u ovom radu. Ograničenje na funkcionalno testiranje i testiranje značajnih električnih parametara kola je neophodno zbog jednostavnije realizacije testera koji bi po ceni bio prihvatljiv za veći broj korisnika.

3. BLOKOVSKA STRUKTURA I RAD TESTERA

Blokovska struktura softverskog sistema testera i test-interfejs modula prikazana je na slici 2.

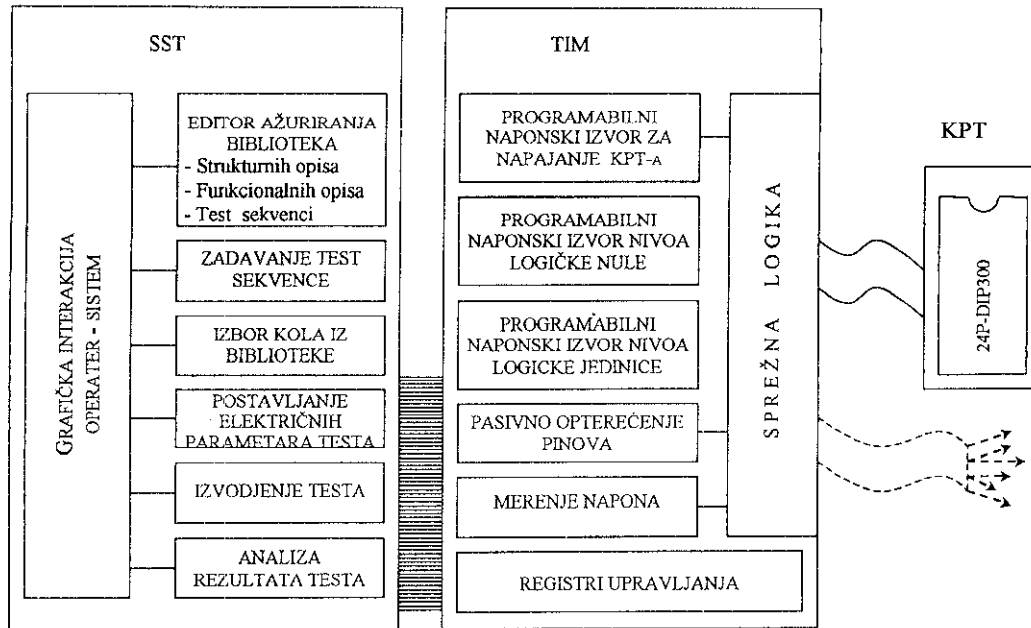
3.1 SOFTVERSKI SISTEM TESTERA

Softverski sistem razvijen kao PC aplikacija VISUAL C++-om, podržava celokupni rad testera. "Windows" grafički podržan dijalog između korisnika i testera služi ažuriranju biblioteka digitalnih kola i komandovanju radom testera.

Za digitalno kolo koga nema u biblioteci, najpre se mora definisati raspored priključaka testera po pinovima kola, kao i svojstvo pina (ulazni / izlazni / ulaznoizlazni / napajanja / n.c.). Za ovaj opis se može koristiti standardni EDIF format

ili tabelarni zapis. Kolo se funkcionalno opisuje tablicom istinitosti ili bulovim izrazima. Na osnovu njega se može posrednim softverom generisati pobudna test sekvenca minimalne dužine, a zatim i korektan odziv kola na nju. Korektan odziv na pobudnu test sekvencu moguće je testerom snimiti koristeći ispravan uzorak digitalnog kola.

Kompletna test sekvenca se upisuje u odgovarajuću biblioteku. Po izvedenom testu se pored odziva kola grafički prikazuje i sekvenca pobude sa korektnim referentnim odzivom. U biblioteci kola mogu se naći i drugi podaci o samom kolu, ili podaci relevantni za testiranje kola.



Slika 2 – Blokvska struktura testera

Izborom kola iz biblioteke definisane su i vrednosti električnih parametara, odnosno električni uslovi pod kojima će test da se odvija. Korisnik može da izabere testiranje pri nominalnim vrednostima električnih parametara ili/i pri ekstremnim vrednostima parametara. Pored toga može manuelno da postavi vrednost bilo kog parametra.

Pre nego se startuje samo izvršenje testa nad kolom koje se testira, ono se mora na određen način povezati sa testerom. Ako se kolo postavlja u test podnožje onda je samim kućištem, odnosno brojem pinova definisana njegova pozicija u test podnožju. Ceo test se obično izvršava automatski softverom za izvođenje testa. Pri tome se tok pobudne sekvence i sekvence odziva prezentira na grafičkom displeju PC-a. Tokom izvođenja testa mere se naponi na svim pinovima i proverava da li su u granicama dozvoljenih vrednosti. Softver za analizu odziva najpre konvertuje vrednosti izmerenih napona izlaznim pinovima u logičko stanje (L, H, HZ, LH, ...) a zatim ih poredi sa poznatom korektnom sekvencom odziva. Svako detektovano neslaganje sa korektnim odzivom markira na grafičkom prikazu koji sadrži i oblik korektnog odziva. Na kraju analize se ispisuje poruka o rezultatu testa "KOLO JE PROŠLO TEST" ili "KOLO JE NEISPRAVNO". Postoji mogućnost izbora načina izvršenja testa "korak po korak", koji može biti nekada koristan pri testiranju modula - elektronske štampane ploče. Radi komfora, predviđeno je da se u pobudnoj test

sekvenci mogu postaviti i "zaustavne tačke" ili definisati više testnih sekvenci koje će se izvršavati u zadatom redosledu.

Softverski sistemi, odnosno softver za postavljanje električnih parametara testa i softver za izvršavanje testa, povezani su sa test interfejs modulom preko sledećih registara:

- registri za postavljanje vrednosti električnih parametara testa (samo upis)
- registri za upravljanje sprežnom logikom kojom se na osnovu svojstva pina - napajanje / ulaz / izlaz / ..., priključuje na pin odgovarajući napon ili opterećenje.
- registri za upravljanje procesa merenja napona na pinovima i čitanje vrednosti izmerenih napona.

Prema funkcijama koje softver ostvaruje preko registara na test interfejs modulu definisane su softverske primitive radi preciznog i lakog povezivanja softverskog sistema testera sa test interfejs modulom.

U okviru softverskog sistema testera ostvarene su i procedure za samotestiranje. One se izvršavaju pri startovanju testera, periodično tokom rada testera i komandom zadatom od operatera. Pri tome po pravilu na test interfejs modul ne treba da bude priključeno kolo. Sa priključenim kolom uvek se pre startovanja izvršenja testa proverava korektnost izlaza naponskih izvora za napajanje kola i logička stanja. Radi povećanja pouzdanosti testiranja svi zapisi u bibliotekama kao i test sekvence tokom izvršenja

prošireni su podatkom za proveru (obično sumom vrednosti bajtova koji formiraju zapis). Kad god se manipuliše sa zapisima vrši se provera.

3.2 TEST INTERFEJS MODUL

Test interfejs modul (TIM) mora da omogući kompletnu kontrolabilnost i observabilnost nad svim pinovima kola pod testom (KPT). Uz to treba da omogući postavljanje različitih vrednosti električnih parametara pri kojima treba testiranje izvoditi.

Zbog napred rečenog na TIM-u je realizovan programabilni izvor napona za napajanje KPT-a. Napon se može softverski postavljati u opsegu od 1,2 do 7,5V sa rezolucijom od 0,025V. Strujni kapacitet ovog izvora je 0,01 ili 1 amper.

Za nivo logičke nule i nivo logičke jedinice realizovani su programabilni izvori napona kojima se napon može softverski postavljati u opsegu od 0 do 6,3V sa inkrementom od 0,025V. Njihova maksimalna izlazna struja je 40 mA. Izlazi ovih izvora se pod kontrolom softvera priključuju na željene pinove preko otpornosti nominalne vrednosti 50 Ohm, čime se omogućava procena strujnog opterećenja svakog priključenog pina merenjem napona na njemu i na samom izvoru.

Pod kontrolom softvera, svaki pin pojedinačno može biti opterećen. Opterećenje koje je nominalno otporno (može se kombinovati i sa kapacitivnošću) može biti priključeno prema masi ili/i prema pozitivnom kraju napajanja. Mogućnost istovremenog priključivanja oba opterećenja omogućava pouzdanu detekciju i stanja visoke impedancije.

Blok za merenje napona omogućava da se na svakom pinu, kao i na samom izlazu svakog programabilnog naponskog izvora, odredi vrednost napona. Merenje napona obavlja se A/D konvertorom desetobitne rezolucije, tako da je tačnost merenja bolja od 0,025V.

3.3 TEST PRIKLJUČAK

Na kućištu test podnožja pored repera za postavljanje kola za testiranje nalaze se i indikatori statusa testa. Njihovim ukazivanjem na lak način treba obezbediti da se kolo ne priključuje/isključuje dok je test procedura u toku, i da se krajnja informacija o rezultatu testa može sagledati bez gledanja u displej PC-a.

4. DALJA NADGRADNJA

Ovakav koncept testera moguće je dalje razvijati radi testiranja i drugih serija IC-a. Svakako najznačajniji razvoj testera bio bi u pravcu prepoznavanja VHDL jezika za funkcionalni i strukturni opis kola i sistema. Ovo bi na dalje omogućilo korišćenje sve brojnijih biblioteka kola opisanih na ovom jeziku.

Naredni korak bio bi i aktiviranje dodatnog softverskog paketa za automatsko generisanje test sekvenci kombinacionih i sekvencijalnih kola (Test Pattern Generator). Značajno je napomenuti da ovakav tester sa dograđenom procedurom može da podržava testiranje kola različitih

tehnologija sa ugrađenim Scan testiranjem po standardu IEEE 1149.1 - BOUNDARY SCAN. Time je moguće koristiti test sekvence koje daje proizvođač kola.

5. ZAKLJUČAK

Testiranje integrisanih kola predstavlja jednu od najvažnijih operacija u svim fazama života jedne komponente. Međutim potrebe za testiranjem nisu istog nivoa kod proizvođača i korisnika različitih kategorija.

U ovom radu je najpre bio cilj da se sagledavši potrebe korisnika za testiranjem digitalnih kola serija 74_XXX predloži i razvije arhitektura jednog test uređaja sa visokim koeficijentom odnosa performanse/cena. Uređaj je u osnovi namenjen korisnicima serija 74_XXX kao alat za brzu i univerzalnu verifikaciju funkcionalne ispravnosti ovih kola svih tehnologija izrade, a time i brzi servis uređaja u kojima se koriste. Naravno, s obzirom na mogućnost programiranja test procedura, odnosno ažuriranja biblioteka, nije zanemarljiva njegova upotrebna vrednost i za testiranje digitalnih kola u maloserijskoj proizvodnji ili u razvojnim laboratorijama za testiranje probnih uzoraka. Izmenom priključaka za povezivanje testera sa kolom koje se testira, može se omogućiti i testiranje elektronskih štampanih ploča ili kola na njima.

LITERATURA

- [1] Craig T. Pynn, "Analyzing Manufacturing Test Costs", *IEEE Design & Test of Computers*, Vol. 14, No.3, July-September 1997, pp. 36-40.
- [2] Gadi Singer, "The future of Test and DFT", *IEEE Design & Test of Computers*, Vol. 14, No.3, July-September 1997, pp. 11-14.
- [3] "BoardMaster 800", *ABI Electronics Ltd.*, Barnsley, South Yorkshire, UK.
- [4] "Multifunktionstestsystem", *ATS-MFTxxx, REINHARDT System- und Messelectronic GmbH*, D-86911 Diessen-Obermühlhausen.
- [5] "Selection Guide and Databook", *Texas Instruments CD-ROM, SCBC001A*, September 1997.

Abstract - A system for functional testing of digital circuits with arbitrary electric characteristics is described in this paper. Based on PC and developed programmable test-interface module, it is primarily intended for testing the integrated circuits belonging to any of 74_XXX series. System can be also applied to testing of any digital circuit with positive logic levels - only simple programming of test interface module, and test sequence definition is needed.

PC-BASED TESTING OF DIGITAL CIRCUITS FUNCTIONAL AND ELECTRIC CHARACTERISTICS

Dejan Marković, Milunka Damjanović